

P&R je zkratka z oboru hradlových polí a pochází z anglických slov Place And Route. Je to jedna z fází generování obsahu hradlového pole. Po analýze zdrojových kódů a syntéze vzniklých logických obvodů prostředky použitého hradlového pole se spouští program označovaný jako Fitter. Ten se pokusí umístit a naroutovat požadované propojení logických prvků hradla. Při těchto operacích se používá technologie umělé inteligence a je to časově a pamětově nejnáročnější část designu FPGA.